






UNIVERSITAS NAHDLATUL ULAMA BLITAR
FAKULTAS ILMU EKSAKTA
PROGRAM STUDI S1 FISIKA

RENCANA PEMBELAJARAN SEMESTER (RPS)

Nama Mata Kuliah	Kode Mata Kuliah	Bobot (sks)	Semester	Tanggal Penyusunan
Elektronika Digital	MKKFIS217	3 SKS	5	14 September 2022
Otorisasi	Dosen / Koordinator Pengembang RPS	Koordinator RMK / Bidang Keahlian	Ketua Program Studi	
	 Ulfah Niswatul Khasanah, M.Si	 Ulfah Niswatul Khasanah, M.Si	 Yuniar Alam, M.Si	
Capaian Pembelajaran (CP)	CPL-PRODI (Capaian Pembelajaran Lulusan Program Studi) Yang Dibebankan Pada Mata Kuliah			
	KODE CPL	Deskripsi CPL		
	S 9	Menunjukkan sikap bertanggungjawab atas pekerjaan di bidang keahliannya secara mandiri; dan		
	P1	Menguasai konsep teoretis fisika klasik dan fisika modern secara mendalam.		
	P2	Menguasai prinsip dan aplikasi fisika matematika, fisika komputasi dan instrumentasi.		
	P3	Menguasai prinsip, karakteristik, fungsi, dan aplikasi teknologi yang relevan dengan bidang fisika;		
	P4	Menguasai konsep umum, prinsip, metode, teknik, dan pengetahuan operasional lengkap tentang fungsi, cara mengoperasikan instrumen fisika yang umum, analisis data dan informasi dari instrumen tersebut;		
	KU1	Menerapkan pemikiran logis, kritis, sistematis, dan inovatif dalam konteks pengembangan atau penerapan ilmu pengetahuan sesuai dengan bidang keahliannya.		
	KK1	Mampu merumuskan gejala dan masalah fisis melalui analisis berdasarkan hasil observasi dan eksperimen;		
KK3	Mampu melakukan percobaan (eksperimen) fisika berbasis model			

		yang dirancang secara bertanggung jawab, menganalisis data dan informasi yang diperoleh dari eksperimen, dan menghasilkan kesimpulan yang tepat sesuai dengan standar etika ilmiah
	KK4	Mampu menganalisis berbagai solusi alternatif yang tersedia terhadap permasalahan fisis dan menyimpulkannya untuk pengambilan keputusan yang tepat;
	KK8	Mampu memanfaatkan keilmuan fisika dalam kehidupan sehari-hari.
CPMK (Capaian Pembelajaran Mata Kuliah)		
Setelah mengikuti matakuliah elektronika digital, maka Mahasiswa Prodi S1 FISIKA, mampu (1) Memahami prinsip penggunaan gerbang logika dasar (2) Memahami prinsip penyederhanaan persamaan fungsi logika. (3) Memahami penggunaan komponen-komponen elektronika yang berhubungan dengan aplikasi digital.		
SUB-CPMK (Kemampuan Akhir yang direncanakan)		
	KA1	Mahasiswa mampu memahami persamaan dan perbedaan sinyal analog, digital dan diskrit
	KA2	Mahasiswa mampu memahami dan menganalisis gerbang logika
	KA3	Mahasiswa mampu mendesain secara gabungan menggunakan gerbang logika TTL/CMOS/ECL, dan interfacing antar logic family
	KA4	Mahasiswa mampu mendesain multivibrator
	KA5	Mahasiswa mampu mendesain ADC dan DAC
	KA6	Mahasiswa mampu mengaplikasikan elektronika digital
Diskripsi Mata Kuliah	Matakuliah ini mengkaji tentang konsep komponen elektronika digital, penyelesaian masalah berhubungan dengan elektronika digital, dan mengimplementasikannya	
Bahan Kajian / Materi Pembelajaran	Bahan Kajian	
	Teori rangkaian digital: AND, OR, NOT, NAND, NOR, XOR	
Bahan Kajian / Materi Pembelajaran	Materi Pembelajaran	
	Sistem bilangan, gerbang logika dan rangkaianannya (AND, OR, NOT). Flipflop: RS flip-flop, JK flip-flop, T flip-flop, D flip-flop, counter, multiplexer. Multivibrator: monostabil, bistabil, astabil. Counter, register, memori, ADC, DAC	
Daftar Referensi	Utama:	

	<ol style="list-style-type: none"> 1. Sarkar, S.K., De, A.K., & Sarkar, S. 2014. Foundation of Digital Electronics and Logic Design (1st ed.). Jenny Stanford Publishing. 2. Brown, Stephen, Vranesic, Zvonko. 2003. Fundamental of digital logic with verilog design. McGraw-Hill. 3. Enoch. O, Hwang. 2004. Digital Logic and Microprocessor Design With VHDL. Team ELECTRONIX. 	
	Pendukung:	
	<ol style="list-style-type: none"> 4. Tokheim, R. L., 1990, Elektronika Digital, Edisi kedua, Erlangga, Jakarta. 5. Tokheim, R. L., Sutisna, E., 1996, Prinsip – Prinsip Digital, Edisi kedua, Erlangga, Jakarta. 	
Media Pembelajaran	Perangkat lunak:	Perangkat keras :
	Power Point	Laptop, LCD dan Proyektor
Nama Dosen Pengampu	Ulfa Niswatul Khasanah, M.Si	
Assessment	<ol style="list-style-type: none"> 1. Keaktifan (20%) 2. Tugas (20%) 3. UTS (30%) 4. UAS (30%) 	
Mata kuliah prasyarat (Jika ada)	Elektronika Digital	

Pertemuan Ke -	Sub-CPMK (Kemampuan akhir yg direncanakan)	Indikator Sub-CPMK (Kemampuan akhir yg direncanakan)	Materi Pembelajaran	Bentuk dan Metode Pembelajaran	Estimasi Waktu	Penilaian			Referensi
						Kriteria	Indikator	Bobot (%)	
1	Mahasiswa mengerti rencana perkuliahan, dan tujuan MK		Melakukan diskusi tentang rencana perkuliahan, materi perkuliahan, dan sistem penilaian	Diskusi PPT	1 x 1 x 180 menit				4
2	memahami persamaan, perbedaan sinyal analog, digital dan	1. Mampu memahami persamaan, perbedaan sinyal analog, diskrit, serta pensaklaran semikonduktor	1. Pengenalan konsep: prinsip kerja diode, relay dan transistor sebagai saklar digital dan diskrit	Diskusi, Problem solving, PPT, Simulasi komputer	1 x 1 x 180 menit	Kebenaran jawaban	Ketepatan menjelaskan persamaan, perbedaan sinyal		5

			2. Mampu memahami pensaklaran semikondukto				analog, digital dan		
3	Mahasiswa mampu mengetahui dan menggunakan karakteristik IC Digital dalam desain	Mampu memahami dan menggunakan karakteristik IC Digital dalam desain	Pengenalan konsep: perhitungan arus dan tegangan pada masing-masing pin dalam sebuah rangkaian gerbang	Diskusi, Problem solving, PPT, Simulasi komputer	1 x 1 x 180 menit	Kebenaran jawaban	Ketepatan menggunakan karakteristik IC Digital dalam desain		3
4	Mahasiswa mampu menganalisis rangkaian dasar keluarga gerbang logika	Mampu memahami dan menganalisis rangkaian dasar keluarga gerbang logika	Analisis rangkaian dasar gerbang level transistor	Diskusi, Problem solving, PPT, Simulasi komputer	1 x 1 x 180 menit	Kebenaran jawaban	Ketepatan menganalisis rangkaian dasar keluarga gerbang logika		4
5	Mahasiswa mampu memahami prinsip dasar gerbang logika keluarga TTL sampai level transistor	Mampu memahami prinsip dasar gerbang logika keluarga TTL sampai level transistor	1. Karakteristik subfamily gerbang TTL 2. Perhitungan arus dan tegangan Pada masing-masing pin dalam sebuah rangkaian gerbang TTL	Diskusi, Problem solving, PPT, Simulasi komputer	1 x 1 x 180 menit	Kebenaran jawaban	Ketepatan menjelaskan prinsip dasar gerbang logika keluarga TTL sampai level transistor		5
6	Mahasiswa mampu memahami prinsip dasar gerbang logika keluarga CMOS sampai level transistor	Mampu memahami prinsip dasar gerbang logika keluarga CMOS sampai level transistor	1. Karakteristik subfamily gerbang CMOS 2. Perhitungan arus dan tegangan	Diskusi, Problem solving, PPT,	1 x 1 x 180 menit	Kebenaran jawaban	Ketepatan menjelaskan prinsip dasar gerbang logika keluarga		1

			pada masing-masing pin dalam sebuah rangkaian gerbang CMOS	Simulasi komputer			CMOS sampai level transistor		
7	Mahasiswa mampu memahami prinsip dasar gerbang logika keluarga ECL sampai level transistor	Mampu memahami prinsip dasar gerbang logika keluarga ECL sampai level transistor	<ol style="list-style-type: none"> 1. Karakteristik subfamily gerbang ECL 2. Perhitungan arus dan tegangan pada masing-masing pin dalam sebuah rangkaian gerbang ECL 	Diskusi, Problem solving, PPT, Simulasi komputer	1 x 1 x 180 menit	Kebenaran jawaban	Ketepatan menjelaskan prinsip dasar gerbang logika keluarga ECL sampai level transistor		2
8	UTS								
9	Mahasiswa mampu mendesain interfacing antar logic family	Mampu mendesain interfacing antar logic family	<ol style="list-style-type: none"> 1. Perancangan rangkaian tambahan untuk menghubungkan dua buah gerbang 2. Perhitungan arus dan tegangan rangkaian 	Diskusi, Problem solving, PPT, Simulasi komputer	1 x 1 x 180 menit	Kebenaran Jawaban	Ketepatan mendesain interfacing antar logic family		2,3
10	Mahasiswa mampu mendesain secara gabungan menggunakan gerbang logika TTL/CMOS/ECL, dan Interfacing antar logic family	Mampu mendesain secara gabungan menggunakan gerbang logika TTL/CMOS/ECL, dan interfacing antar logic family	Perancangan rangkaian dan simulasi	Diskusi, Problem solving, PPT, Simulasi komputer	1 x 1 x 180 mSSenit	Kebenaran Jawaban	Ketepatan mendesain secara gabungan menggunakan gerbang logika TTL/CMOS/ECL, dan Interfacing		1,4

							antar logic family		
11	Mahasiswa mampu mendesain multivibrator	Mampu mendesain multivibrato	Perancangan rangkaian dan simulasi	Diskusi, Problem solving, PPT, Simulasi komputer	1 x 1 x 180 menit	Kebenaran Jawaban	Ketepatan mendesain multivibrator		1,5
12	Mahasiswa mampu mendesain ADC dan DAC	1. Mampu mendesain ADC 2. Mampu mendesain DAC	Perancangan rangkaian dan simulasi	Diskusi, Problem solving, PPT, Simulasi komputer	1 x 1 x 180 menit	Kebenaran Jawaban	Ketepatan mendesain ADC dan DAC		1,2,3,4,5
13-15	Mahasiswa mampu mengaplikasikan elektronika digital	Mampu mengaplikasikan elektronika digital	Perancangan rangkaian dan simulasi	Diskusi, Problem solving, PPT, Simulasi komputer	1 x 1 x 180 menit	Kebenaran Jawaban	Ketepatan mengaplikasikan elektronika digital		1,2,3,4,5
16	UAS								